

วงจรรนับแบบอะซิงโครนัส(Asynchronous Counter)

วัตถุประสงค์

1. เพื่อเรียนรู้การทำงานของวงจรรนับแบบอะซิงโครนัส
2. วิเคราะห์รูปคลื่น สร้างตารางความจริงจากวงจรรนับแบบอะซิงโครนัสได้

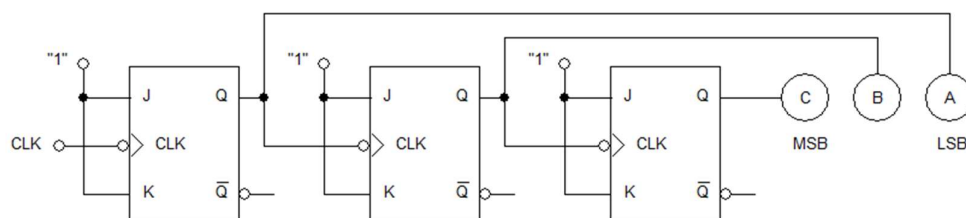
อุปกรณ์สำหรับการทดลอง

- 1.
- 2.

ทฤษฎี

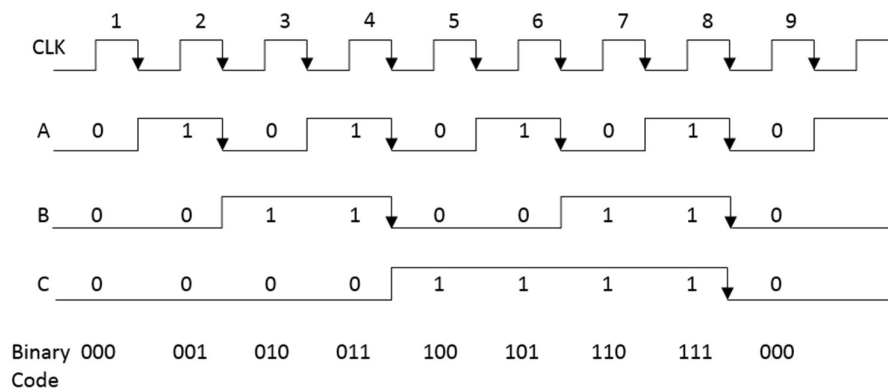
วงจรรนับในระบบดิจิทัลแบ่งเป็น 2 ชนิด ได้แก่ วงจรรนับแบบอะซิงโครนัส (Asynchronous Counter) ซึ่งในการทดลองนี้เราจะเป็นการศึกษาเฉพาะในส่วนของวงจรรนับแบบอะซิงโครนัสเท่านั้น ส่วนวงจรรนับแบบซิงโครนัสจะได้ศึกษาในการทดลองถัดไป

วงจรรนับแบบอะซิงโครนัสเป็นวงจรที่ประกอบขึ้นจากการนำฟลิปฟล็อปมาต่ออนุกรมกันโดยสัญญาณนาฬิกาจะถูกป้อนเข้าไปที่ฟลิปฟล็อปตัวแรกเพียงตัวเดียวเท่านั้น และเอาต์พุตของฟลิปฟล็อปแต่ละตัวจะถูกป้อนเป็นสัญญาณนาฬิกาให้ฟลิปฟล็อปตัวถัดไป ฟลิปฟล็อป แต่ละตัวจะถูกกระตุ้นไม่พร้อมกันโดยจะทำงานไล่มาจากตัวแรกและส่งต่อการกระตุ้นไปยังฟลิปฟล็อปตัวถัดไป สำหรับจำนวนฟลิปฟล็อปที่ต้องใช้ในวงจร จะมีจำนวนบิตของเลขที่ต้องการนับ เช่น ถ้าต้องการนับเลขฐาน 2 ขนาด 3 บิต นับได้ตั้งแต่ 0 (000) ถึง 7 (111) เราต้องใช้ฟลิปฟล็อปจำนวน 3 ตัวมาต่ออนุกรมกัน

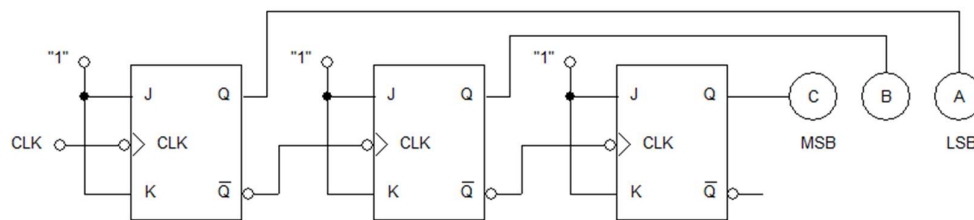


รูปที่ 7.1 วงจรรนับอะซิงโครนัสขนาด 3 บิต แบบนับขึ้น

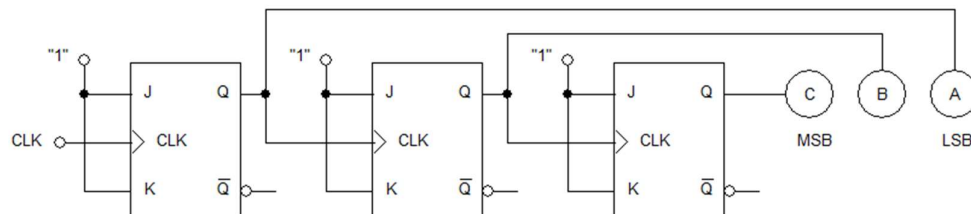
จากรูปที่ 7.1 เป็นวงจรรนับขึ้นโดยใช้ฟลิปฟล็อป J-K ชนิดแอกทีฟโลว์ ซึ่งเราสามารถดัดแปลงเป็นวงจรรนับลงได้ดังรูปที่ 7.3 ส่วนในรูปที่ 7.4 และ 7.5 เป็นวงจรรนับอะซิงโครนัสแบบใช้ฟลิปฟล็อป J-K ชนิดแอกทีฟไฮ ซึ่งจะสังเกตได้ว่ามีลักษณะการต่อตรงกันข้ามกับการใช้ฟลิปฟล็อป J-K ชนิดแอกทีฟโลว์



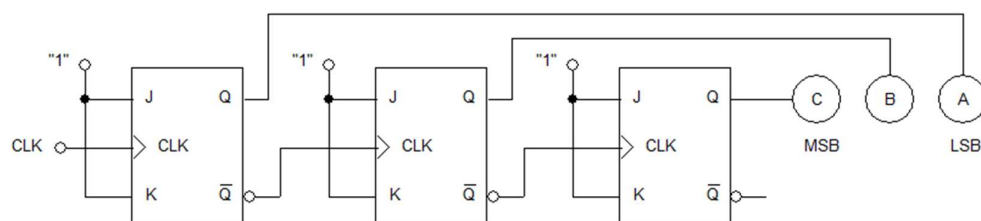
รูปที่ 7.2 รูปคลื่นสัญญาณของวงจรนับอะซิงโครนัส 3 บิต แบบนับขึ้น



รูปที่ 7.3 วงจรนับอะซิงโครนัสขนาด 3 บิต แบบนับลง

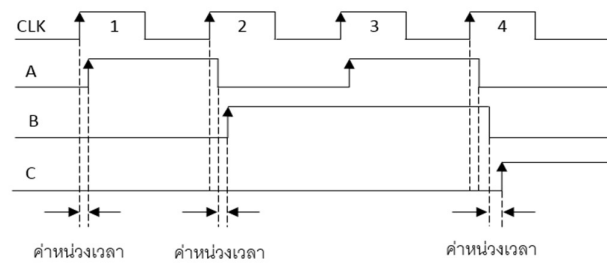


รูปที่ 7.4 วงจรนับอะซิงโครนัสขนาด 3 บิต แบบนับขึ้น โดยใช้ฟลิปฟล็อป J-K แบบแอกทีฟไฮ



รูปที่ 7.5 วงจรนับอะซิงโครนัสขนาด 3 บิต แบบนับลง โดยใช้ฟลิปฟล็อป J-K แบบแอกทีฟไฮ

เนื่องจากการทำงานฟลิปฟล็อปแต่ละตัว จะเป็นการกระตุ้นจากฟลิปฟล็อปตัวที่อยู่ก่อนหน้านั้น ดังนั้นในการใช้งานจริงจะเกิดปัญหาจากค่าความหน่วงเวลาภายในของฟลิปฟล็อป (Propagation Delay) ยิ่งในวงจรนับมีการใช้ฟลิปฟล็อปมากเท่าใด ค่าความหน่วงเวลานี้จะถูกสะสมมากขึ้นเท่านั้น ซึ่งค่าความหน่วงสะสมนี้จะต้องไม่มากเกินไปจนเกินเวลาของสัญญาณนาฬิกา จากสาเหตุนี้เองจึงทำให้วงจรนับอะซิงโครนัสไม่สามารถนำมาใช้กับการนับที่มีจำนวนบิตมากๆ ที่ความถี่สูงได้



รูปที่ 7.6 กำหนดเวลาในฟลิปฟล็อปที่มีผลต่อการทำงานของวงจรอะซิงโครนัส
ขั้นตอนการทดลอง ตอนที่ 1 วงจรนับอะซิงโครนัส แบบนับลง

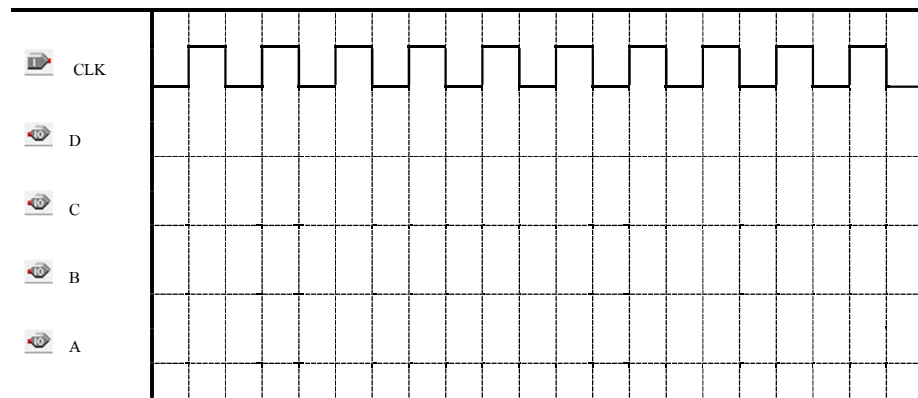
1. เขียนวงจรนับอะซิงโครนัส แบบนับลง และต่อวงจร โดยใช้ ไอซี 7476 =Dual J-K FF

รูปที่ 7.7 วงจรสำหรับการทดลองตอนที่ 1

2. ทดสอบวงจรโดยทำการกดสวิทช์ PULSE(CLK) แล้วดูผลทางลอจิกที่ LED D0(D), LED D1(C), LED D2(B) และ LED D3(A) จากนั้นบันทึกผลลงในตาราง

CLK	A	B	C	D
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				

ตารางที่ 7.2 ตารางความจริงจากการทดลองตอนที่ 1



รูปที่ 7.8 ผลจำลองการทำงาน

ขั้นตอนการทดลอง ตอนที่ 2 วงจรนับอะซิงโครนัส แบบนับขึ้น

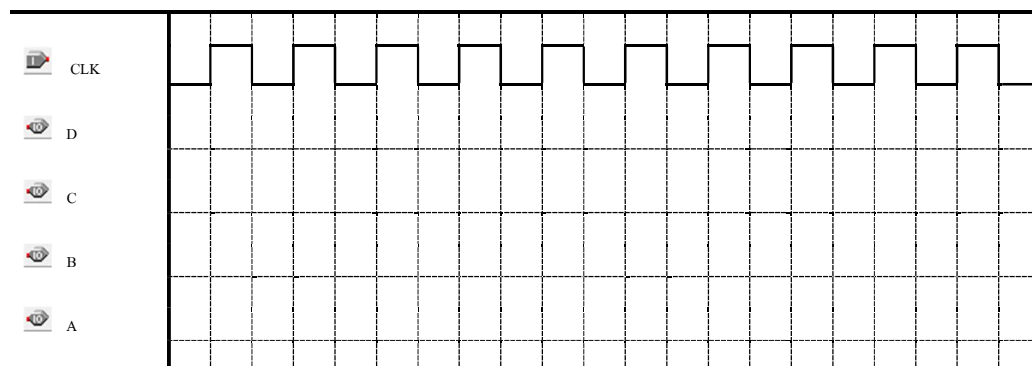
1. เขียนวงจรมานับอะซิงโครนัส แบบนับขึ้น และต่อวงจรโดยใช้ ไอซี 7476 =Dual J-K FF

รูปที่ 7.11 วงจรสำหรับการทดลองตอนที่ 2

2. ทดสอบวงจรโดยทำการกดสวิทช์ PULSE(CLK) แล้วดูผลทางลอจิกที่ LED D0(D), LED D1(C), LED D2(B) และ LED D3(A) จากนั้นบันทึกผลลงในตาราง

CLK	A	B	C	D
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				

ตารางที่ 7.4 ตารางความจริงจากการทดลองตอนที่ 2



รูปที่ 7.12 ผลการทำงาน

ขั้นตอนการทดลอง ตอนที่ 3 วงจรนับอะซิงโครนัส แบบ MOD-10

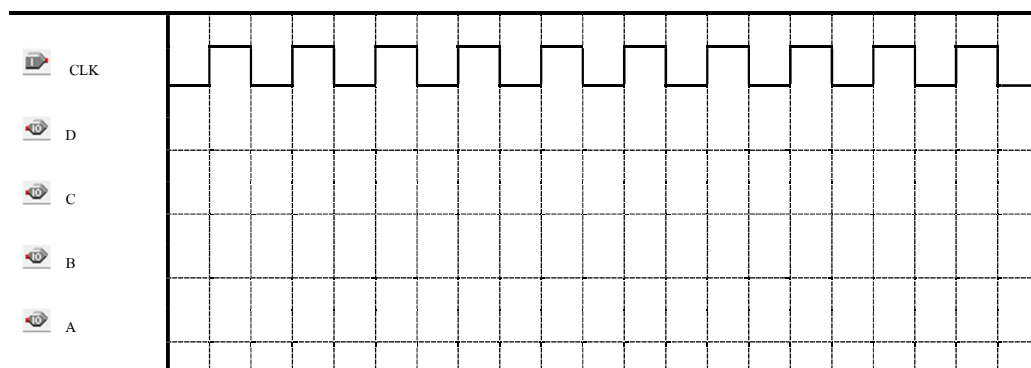
1. เขียนวงจรถ้าอะซิงโครนัส แบบ MOD-10 และต่อวงจรโดยใช้ ไอซี 7476 =Dual J-K FF

รูปที่ 7.13 วงจรสำหรับการทดลองตอนที่ 3

2. ทดสอบวงจรโดยทำการกดสวิตช์ PULSE(CLK) แล้วดูผลทางลอจิกที่ LED D0(D), LED D1(C), LED D2(B) และ LED D3(A) จากนั้นบันทึกผลลงในตาราง

CLK	A	B	C	D
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				
↓				

ตารางที่ 7.5 ตารางความจริงจากการทดลองตอนที่ 3



รูปที่ 7.14 ผลการทำงาน

สรุปผลการทดลอง

.....
.....
.....
.....
.....