การทดลองที่ 3

การทดลองวงจรทางคณิตศาสตร์

วัตถุประสงค์

1. นักศึกษาสามารถต่อวงจรบวกขนาด 1 บิตจาก Gate พื้นฐานได้
2. นักศึกษาสามารถออกแบบวงจรเพื่อให้ทำงานได้ตามต้องการได้
3. นักศึกษาสามารถใช้ IC สำหรับวงจรบวกสำเร็จรูปได้
4. เพื่อศึกษาถึงหลักการทำงานของวงจร ADDER และ SUBTRACTOR
5. เพื่อศึกษาถึงการทำงานของวงจรดังกล่าวโดยการเขียน Truth Table, Logic Circuits และ Boolean algebra

ทฤษฎี

วงจรบวก (Binary adder)

เราสามารถแบ่งวงจรบวกออกได้เป็น 2 แบบคือ Half Adder และ Full Adder

วงจร Half Adder คือ วงจรบวกซึ่งมี 2 อินพุทคือ A และ B มีเอาท์พุท 2 เอาท์พุทคือผลรวม (Sum) และตัวทด (Carry) วงจรจะบวก A และ B ไปตามกฎการบวกเลขฐานสองและเอาท์พุทเป็นผลรวมและตัวทด

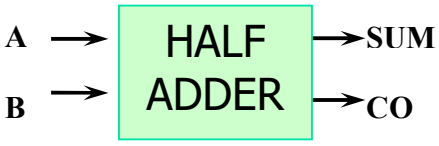
0 + 0 = 0

0 + 1 = 1

1 + 0 = 1

1 + 1 = 10 = 0 + carry of 1 into next position

1 + 1 + 1 = 11 = 1 + carry of 1 into next position

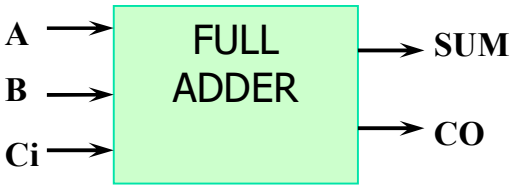


A	B	SUM	CO
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

รูปที่ 3.1 บล็อคไดอะแกรมและตารางค่าความจริงของ Half Adder

อย่างไรก็ตามวงจร Half Adder มีความสามารถในการบวก 2 อินพุท ส่วนวงจรฟูลแอดเดอร์ จะบวกได้ 3 อินพุท คือตัวตั้ง (A), ตัวบวก (B) และ ตัวทดเข้า (C_{in}) จากการบวกในหลักที่ตรงกันก่อน และเอาท์พุทมีผลรวม (Sum) และ ตัวทดออก (C_{out}) ตารางความจริงตามกฎการบวกเลขฐานสองดังรูปที่ 3.2 แสดงบล็อกไดอะแกรมและตารางความจริงของวงจรฟูลแอดเดอร์ผลรวมของลอจิก 1 แต่ละครั้งจำนวนทั้งหมดของลอจิก 1 บนอินพุท A , B และตัวทดเข้าเป็นคี่จะคล้ายกับการเกิดพาริตีคู่

ตารางที่ 3.1 เป็นรายการของไอซีวงจรฟูลแอดเดอร์ขนาด 4 บิตภายในวงจรจะมีองค์ประกอบที่เพียงพอสำหรับ ไอซี 7483 เป็นการบวกเลขไบนารี่ขนาด 4 บิต 2 จำนวนคือ $A_4 - A_1$ เป็นตัวตั้ง และ $B_4 - B_1$ เป็นตัวทดเข้า (C_{in}) , ผลรวม $\Sigma_4 - \Sigma_1$ และตัวทดออก (C_{out}) แสดงรูปที่ 3.3 ตัวทด C_1, C_2, C_3 จะอยู่ภายในไม่ปรากฏบนขาของ ตัวไอซี

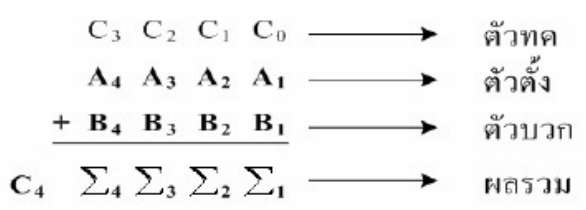


รูปที่ 3.2 บล็อคไดอะแกรมและตารางค่าความจริงของ Full Adder

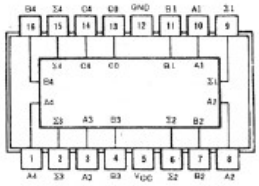
Ci	A	B	SUM	CO
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

ตารางที่ 3.1 ตัวอย่างของไอซีวงจรบวก

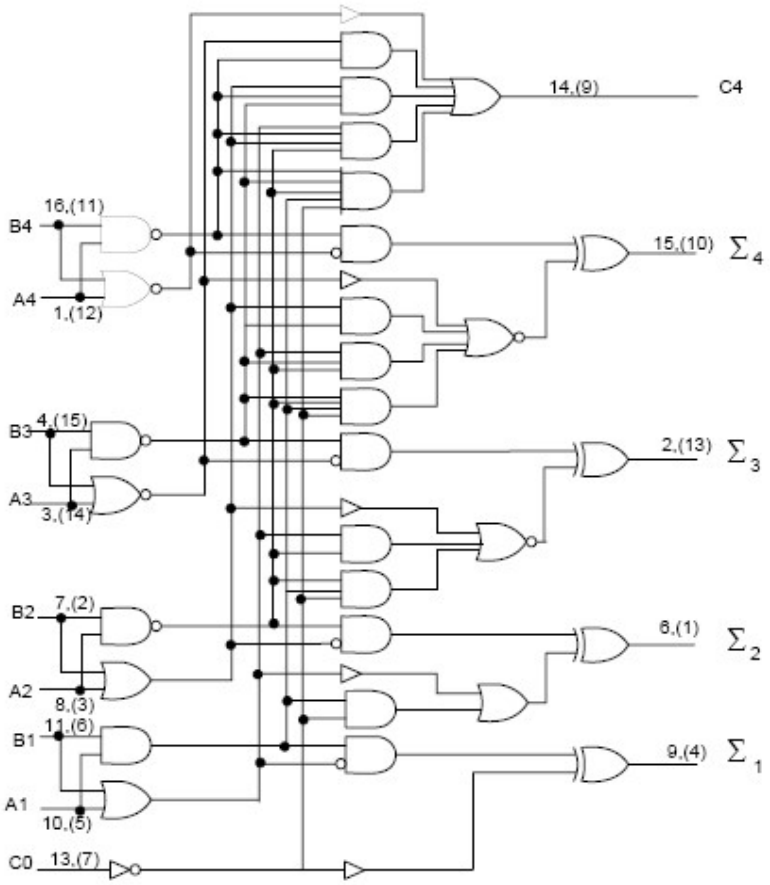
DEVICE NO.	FAMILY	DESCRIPTION
7483	TTL	4-bit binary adder with fast carry
74C83	CMOS	4-bit binary adder with fast caary
4008	CMOS	4-bit full adder with fast carry



รูปที่ 3.3 อินพุท และเอาท์พุท 4-บิตของวงจรฟูลแอดเดอร์



รูปที่ 3.4 แผนผังการต่อขาของ IC เบอร์ 7483



รูปที่ 3.5 ลอจิกไดอะแกรมของ 7483

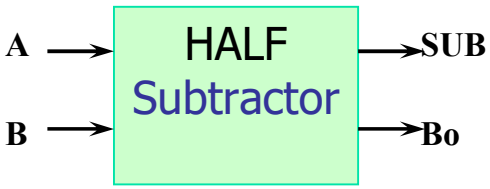
วงจรลบ (Binary Subtractor)

0 - 0 = 0

1 - 0 = 1

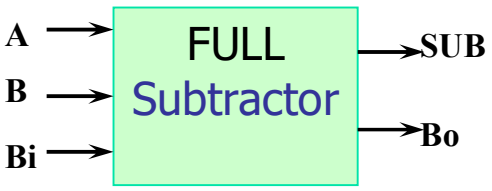
1 - 1 = 0

0 - 1 = 1 ต้องยืมจากหลักที่สูงกว่ามา 1



A	B	SUB	Bo
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

รูปที่ 3.6 บล็อคไดอะแกรมและตารางค่าความจริงของ Half subtractor



Bi	A	B	SUB	Bo
0	0	0	0	0
0	0	1	1	1
0	1	0	1	0
0	1	1	0	0
1	0	0	1	1
1	0	1	0	1
1	1	0	0	0
1	1	1	1	1

รูปที่ 3.7 บล็อคไดอะแกรมและตารางค่าความจริงของ Full sub tractor

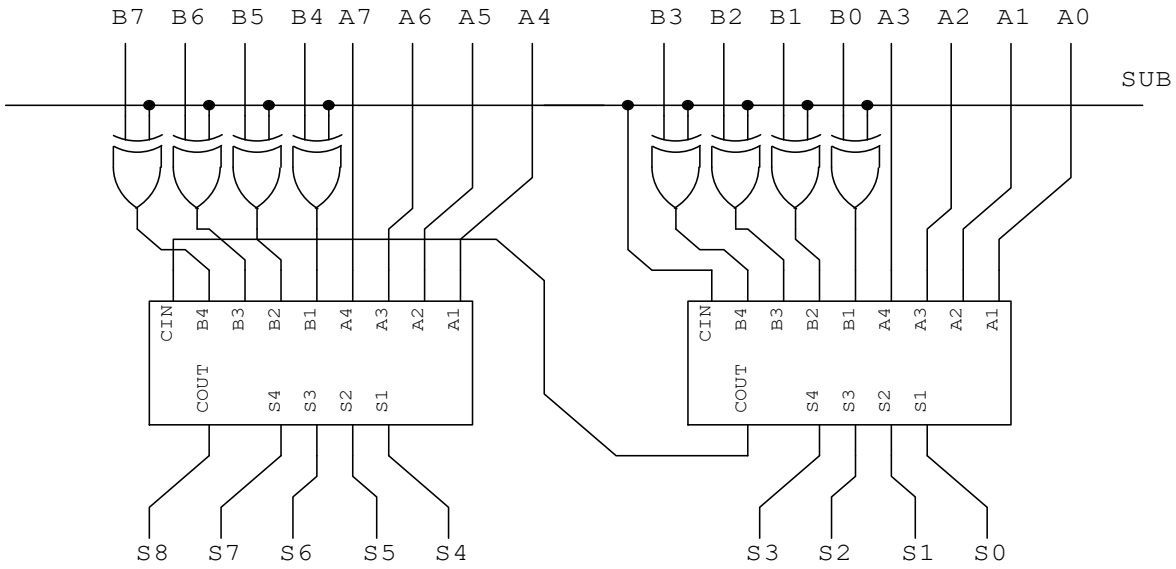
การออกแบบวงจรเบื้องต้น

การออกแบบวงจรดิจตอลเป็นวิธีการนำอุปกรณ์ทางดิจตอลมาประกอบกันเพื่อให้ได้ผลการทำงานเป็นไปตามที่ต้องการ โดยมีขั้นตอนการทำงานดังต่อปนี้

1. จากโจทย์ (ความต้องการ) เขียน บล็อคไดอะแกรม กำหนดอินพุท เอาท์พุท
2. เขียนตารางความจริง (truth table)
   - หาจำนวน Input / Output
   - หาความสัมพันธ์ระหว่าง Input / Output ในทุกกรณีเขียนตารางความจริง
3. เขียนสมการบูลลีน
   - ใช้วิธีการ Sum of product / Product of sum
4. ลดรูปสมการให้สั้นลง (เพื่อลดจำนวนเกท)
   - ใช้วิธีการ Boolean algebra / Karnaugh Map
   - หรือเปลี่ยนรูปสมการไปตามชนิดของเกทที่มีใช้
5. เขียนวงจรเกทจากสมการที่ได้
6. ทดสอบวงจร

การทดลอง

1. ออกแบบวงจรบวกแบบคิดตัวทดจากตารางความจริง โดยใช้ IC ของ Gate พื้นฐานที่ประกอบด้วย AND และ OR Gate ตามขั้นตอนการออกแบบวงจร ต่อวงจรและบันทึกผลลงในตารางที่ 1
2. ออกแบบวงจร ลบแบบคิดตัวยืม จากตารางความจริง ตามขั้นตอนการออกแบบวงจร ต่อวงจรและบันทึกผลลงในตารางที่ 2
3. ต่อวงจรตามรูป โดยใช้ไอซี 7483, 7486 ทดลองป้อนอินพุท และบันทึกผลเอาท์พุทของการบวก และการลบ โดยวิธีการ 2'S Complement arithmetic ลงในตารางที่ 3



ตารางที่ 1

Ci	A	B	Co	SUM
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

ตารางที่ 2

Bi	A	B	SUB	Bo
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

ตารางที่ 3

ตัวตั้ง (A)	ตัวกระทำ (B)	ผลลัพท์ (S)	SUB	ตัวทด (S8)

สรุปผลการทดลอง

.....

.....

.....

.....

.....

.....

.....

.....

ข้อเสนอแนะ

.....

.....

.....

.....

.....

.....