

การทดลองที่ 2

ลอจิกเกต

วัตถุประสงค์

เรียนรู้เกี่ยวกับ Logic Conversion

เรียนรู้เกี่ยวกับการแปลงวงจรลอจิกให้เป็นตารางความจริงหรือ SOP Expression

เรียนรู้เกี่ยวกับการแปลง Logic Expression ให้เป็นวงจรลอจิก

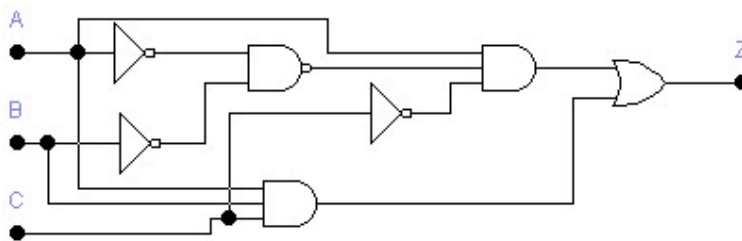
การทดลอง

1. Logic Converter

ต่อวงจรทดลอง Logic Conversion ดังรูป บันทึกผลเอาที่พุดตรงกับเกทชนิดใด

INVERT OUTPUTS		+		
		+		
		+		
		+		
INVERT INPUTS		+		
		+		
		+		
		+		
INVERT INPUTS AND OUTPUTS		+		
		+		
		+		
		+		

2. ต่อวงจรดังรูป เขียน เอาท์พุทของวงจรลงในตารางความจริง และทดสอบ Logic Expression



Input			Output
A	B	C	Z
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

3. แปลงตารางความจริงหรือ SOP Expression ในข้อ 4 ให้เป็นวงจรถลอจิกและต่อวงจรบันทึกผลลงในตาราง (3)

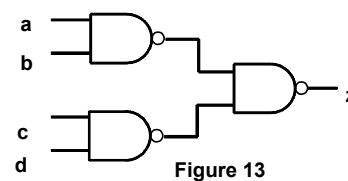
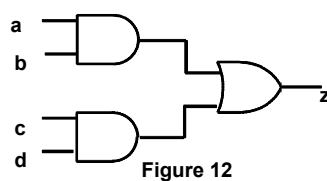
4. แปลงวงจรที่ได้จากข้อ 3 ให้เป็น NAND-NAND ทั้งหมด และต่อวงจรบันทึกผลลงในตาราง (4)

Input			Output	Output (3)	Output (4)
A	B	C	Y		
0	0	0	1		
0	0	1	0		
0	1	0	0		
0	1	1	0		
1	0	0	1		
1	0	1	0		
1	1	0	1		
1	1	1	1		

5. ต่อวงจรจาก Logic Expression $Y = \overline{BC} + \overline{AD}(B + C)$ และเขียนตารางความจริงจากการทดลอง พร้อมทั้งเขียน SOP Expression และทำการ Simplify

Input				Output Y		Input				Output Y	
A	B	C	D	จาก สมการ	จาก วงจร	A	B	C	D	จาก สมการ	จาก วงจร
0	0	0	0			1	0	0	0		
0	0	0	1			1	0	0	1		
0	0	1	0			1	0	1	0		
0	0	1	1			1	0	1	1		
0	1	0	0			1	1	0	0		
0	1	0	1			1	1	0	1		
0	1	1	0			1	1	1	0		
0	1	1	1			1	1	1	1		
Logic expression											

6. ต่อวงจรตามรูป ทำการทดลองและบันทึกผลลงในตารางความจริงและเขียน Logic expression



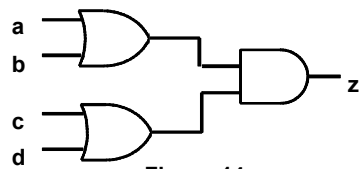


Figure 14

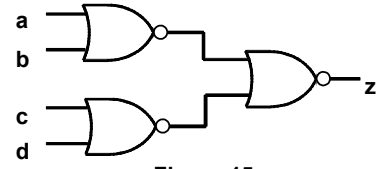


Figure 15

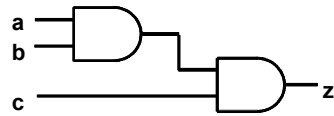


Figure 16

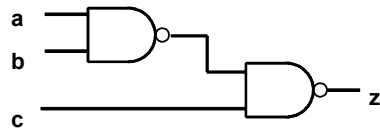


Figure 17

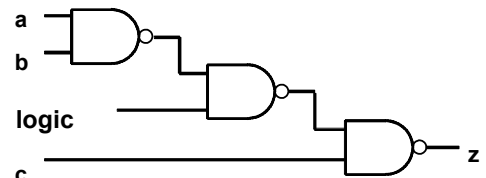


Figure 18

Input				Output of Figure			
a	b	c	d	12	13	14	15
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				
Logic expression							

Input			Output of Figure			
a	b	c	16	17	18	
					Logic=0	Logic=1
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				
Logic expression						

รายการอุปกรณ์

1. 74..... หน้าที่ จำนวน ตัว
2. 74..... หน้าที่ จำนวน ตัว
3. 74..... หน้าที่ จำนวน ตัว
4. 74..... หน้าที่ จำนวน ตัว
5. 74..... หน้าที่ จำนวน ตัว
6. 74..... หน้าที่ จำนวน ตัว

Questions?

A. Use the TTL Logic Data Book to locate the following information.

1. Define t_{PHL} and t_{PLH} .
2. Locate the datasheets for the following parts: 74LS08, 74LS00, 74LS32, 74LS02, 74LS86.
 - a. Create a table that shows the TYPICAL delay values for t_{PHL} and t_{PLH} for each gate.

Gate	T_{plh}	T_{phl}
74ls00		
74ls02		
74ls08		
74ls32		
74ls86		

b. There are more delay values for the 74LS86 than there are for the other gate types. Why is this? EXPLAIN!

3. from the datasheet of the 74LS00:

- What is the minimum input voltage for a logic '1'?
- What is the minimum input voltage for a logic '0'?
- What is the minimum output voltage for a logic '1'?
- What is the minimum output voltage for a logic '0'?
- Compute the difference (c – a), (d - b). Why must this be a positive number? Explain what a “noise margin” is and why it is important.

Gate	Voltage Values			
	VOH	VOL	VIH	VIL
7400				

$$V_{OH} - V_{IH} = \underline{\hspace{2cm}}$$

$$V_{OL} - V_{IL} = \underline{\hspace{2cm}}$$

Explanation of NOISE MARGIN:.....

.....

.....

สรุปการทดลอง

.....

.....

.....

.....

.....

.....

.....

.....

ข้อเสนอแนะ.....

.....

.....

.....

.....

.....

.....